

10/5/16
DIALOG(R) File 347:JAPIO
(c) 2000 JPO & JAPIO. All rts. reserv.

05458947 **Image available**
DISK CONTACT DETECTION CIRCUIT FOR MR HEAD

PUB. NO.: 09-073747 [JP 9073747 A]
PUBLISHED: March 18, 1997 (19970318)
INVENTOR(s): NOGUCHI KENJI
APPLICANT(s): MITSUBISHI ELECTRIC CORP [000601] (A Japanese Company or
 Corporation), JP (Japan)
APPL. NO.: 07-227738 [JP 95227738]
FILED: September 05, 1995 (19950905)
INTL CLASS: [6] G11B-021/21; G11B-005/39; G11B-019/04
JAPIO CLASS: 42.5 (ELECTRONICS -- Equipment)

ABSTRACT

PROBLEM TO BE SOLVED: To surely detect a disturbance signal showing disk contact of a head by comparing an MR head read-out signal with a threshold value and limiting its pulse width to a prescribed value.

SOLUTION: An inversion signal RDY in a noise data signal when an MR head is in contact with the disk is compared with the threshold value $V(\text{sub th})$ by a comparator 3 in a disturbance signal detection circuit 88, and a high part is outputted as a digital signal (e) of logic H. A pulse limit circuit 5 is started at the rise of the signal (e), and the signal (f) is outputted to a D-FF 6 as it is when the pulse width of the signal (e) is narrow, and is outputted to the D-FF 6 after limiting to a width $X(\text{sub 1})$ when the pulse width is the prescribed width $X(\text{sub 1})$ or above. Then, at the part where the pulse width of the signal (e) is the prescribed width $X(\text{sub 1})$ or above an FF 6 output waveform (g) becomes L at the rise of the signal (f). On the other hand, the rise of the signal (f) is delayed in a phase from the fall of the signal (e), and the signal (e) becomes the L, and the FF6 output isn't changed, and the output (g) becomes the L in the part subtracting the circuit 5 output signal pulse width $X(\text{sub 1})$ from the disturbance signal pulse width of the head, and since all others become H, the disturbance signal of the disk contact is detected.

Best Available Copy

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-73747

(43) 公開日 平成9年(1997)3月18日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 B 21/21			G 1 1 B 21/21	N
5/39			5/39	
19/04	5 0 1		19/04	5 0 1 B

審査請求 未請求 請求項の数 3 O L (全 8 頁)

(21) 出願番号 特願平7-227738

(22) 出願日 平成7年(1995)9月5日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 野口 健司

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

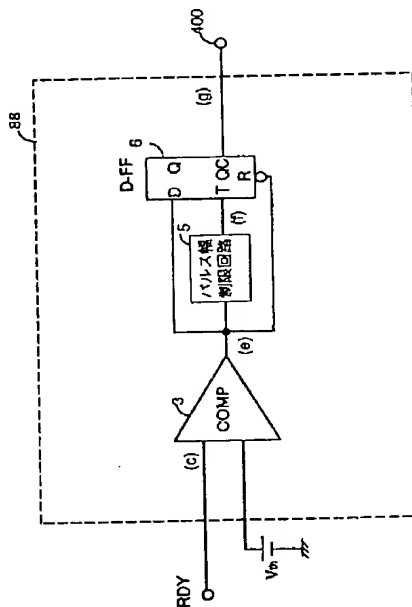
(74) 代理人 弁理士 高田 守 (外4名)

(54) 【発明の名称】 MRヘッドのディスク接触検出回路

(57) 【要約】

【課題】 本発明は、回路構成が簡単であり、かつ、読み出し信号に含まれるノイズに影響されことなくMRヘッドがディスクに接触したことを確実に検出するMRヘッドのディスク接触検出回路を提供する。

【解決手段】 本発明によるMRヘッドのディスク接触検出回路は、MRヘッドで読み出された信号と閾値 V_{th} とを比較する比較器と、比較器の出力信号に含まれるパルスのうち、所定のパルス幅 x_1 以上のパルス幅 x を有するパルスの幅を x_1 に制限するパルス幅制限回路と、比較器の出力信号をD端子およびR端子に入力し、パルス幅制限回路の出力をT端子に入力し、反転出力端子(QC)から出力を得るDフリップフロップ回路とから構成される。



【特許請求の範囲】

【請求項1】 MRヘッドで読み出された信号と閾値 V_{th} とを比較する比較器と、
前記比較器の出力信号に含まれるパルスのうち、所定の
パルス幅 x_1 以上のパルス幅 x を有するパルスの幅を x_1
に制限するパルス幅制限回路と、
前記比較器の出力信号をD端子およびR端子に入力し、
前記パルス幅制限回路の出力をT端子に入力し、反転出
力端子(QC)から出力を得るDフリップフロップ回路
とから構成され、
MRヘッドで読み出された信号の中からMRヘッドがデ
ィスク表面と接触するときに発生される外乱波形を検出
することを特徴とするMRヘッドのディスク接触検出回
路。

【請求項2】 MRヘッドで読み出された信号と閾値 V_{th} とを比較する比較器と、
前記比較器の出力信号に含まれるパルスのうち、第1の
所定のパルス幅 x_1 以上のパルス幅を有するパルスの幅
を x_1 に制限する第1のパルス幅制限回路と、
前記比較器の出力信号をD端子およびR端子に入力し、
前記第1のパルス幅制限回路の出力をT端子に入力し、
反転出力端子(QC)から出力を得るDフリップフロ
ップ回路と、
前記Dフリップフロップ回路の出力信号を入力し、第2
の所定のパルス幅 x_2 を有するパルスを発生させる第2
のパルス幅制限回路と、
前記第2のパルス幅制限回路の出力信号と前記Dフリ
ップフロップ回路の出力信号とを入力し、MRヘッドの外
乱信号に近いパルス幅の信号を得るNANDゲートと
から構成され、
MRヘッドで読み出された信号の中からMRヘッドがデ
ィスク表面と接触するときに発生される外乱波形を検出
することを特徴とするMRヘッドのディスク接触検出回
路。

【請求項3】 請求項2記載のMRヘッドのディスク接
触検出回路において、第1の所定のパルス幅 x_1 と第2
の所定のパルス幅 x_2 は等しくなるように設定されるこ
とを特徴とするMRヘッドのディスク接触検出回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ハードディスク
ドライブに関し、特にヘッドが磁気抵抗効果素子で構成さ
れるヘッド(以後、MRヘッドと称する)をドライブす
るリードアンプに主に使用され、簡単な回路構成でMR
ヘッドがディスクに接触したことを検出するMRヘッド
のディスク接触検出回路に関するものである。

【0002】

【従来の技術】図7はハードディスクドライブの一般的
なブロック構成を示す図である。図7において、ディ
スク58に記録されたデータはMRヘッド62によって読

み出される。このMRヘッド62によって読み出された
信号はリード/ライト(R/W)アンプ56を介してリ
ードチャンネル54、ハードディスクコントローラ(HD
C)52を経由してパソコン50に送られ処理される。
一方、MRヘッド62の位置制御は、リードチャンネル5
4からCPU72、VCMドライバ68、VCMモータ
66を介して行われる。また、ディスク58の回転制御
は、リードチャンネル54からCPU72、SPMドライ
バ70、SPMモータ64を介して行われる。なお、デ
ィスク58へのデータの記録は、パソコン50からの指
示に基づきHDC52、リードチャンネル54およびR/
Wアンプ56を介して書き込みヘッド60にデータ信号が
送られ、書き込みヘッド60によってディスク58にデ
ータが書込まれる。

【0003】図8は、図7に示したリード/ライト(R
/W)アンプ56の従来例を示す図である。図8におい
ては、MRヘッド62でディスク58から読み出された
信号は第1の増幅器80および第2の増幅器によって増
幅され出力端子200に出力される。

【0004】一方、第1の増幅器80で増幅された信号
にMRヘッド62による外乱が含まれる場合その外乱を
検出するために、第1の増幅器80の出力と閾値 V_{th} と
を比較して閾値 V_{th} よりも振幅が大きな外乱信号を抽出
していた。なお、この抽出された外乱信号は、(1)R
/Wアンプ56の出力をカットする、(2)IC外部に
信号を出力してハードディスク装置側で再生信号を再度
読み出す等の処理を行うために使用される。

【0005】通常、MRヘッド62はハードディスクド
ライブのディスク58面に対して浮いた状態で使用され
る。図9は従来のR/Wアンプ56の各部の信号を示す
図である。通常の正常な状態においては、MRヘッド6
2から読み出された信号は図9の(a)のように同じ小
さな振幅の波形からなる。何らかの要因でMRヘッド6
2がディスク58面と接触した場合、MRヘッド62は
瞬時に高熱になり、MRヘッド62の抵抗値が上がる。
たいていの場合接触は一瞬で、すぐにMRヘッド62は
ディスク58面と離れるが、MRヘッド62で発生した
熱はゆっくり放熱し、その結果、図9の(b)に示すよ
うな周期の長い外乱信号が発生する。この外乱信号

(b)と図9の(a)に示すディスク58から読み出さ
れたデータ信号が重畳され、図9の(c)に示すような
合成されたデータ信号がMRヘッド62から出力され、
R/Wアンプ56に入力される。このようにMRヘッド
62が高熱になりその抵抗値が上がるために生じる外乱
信号がデータ信号に重畳される現象をサーマル・アスベ
リティ(Thermal Asperity)と呼ぶ。

【0006】

【発明が解決しようとする課題】しかしながら、図9の
(u)に示すように再生信号に外乱信号の他にノイズが
乗っている場合は、図9の(x)に示すように外乱信号

のみでなくノイズまでも検出していた。このために、ノイズの検出信号が外乱の検出信号と間違えて用いられ、ノイズによって再生信号の読み出しがカットされる等の問題が生じていた。なお、図9の(u)、(v)、(w)においては、(t)と同様に実際にはデータ信号波形が重畳されているが、図面の簡略化のためにデータ信号波形は省略してある。

【0007】この発明は上記の点に鑑みてなされたもので、回路構成が簡単で、かつ、ノイズの影響なしに外乱信号を適切に検出するMRヘッドのディスク接触検出回路を得ることを目的とするものである。

【0008】

【課題を解決するための手段】本発明は上記のような問題点を解決するためになされたもので、具体的には、請求項1に記載の発明は、MRヘッドで読み出された信号と閾値 V_{th} とを比較する比較器と、比較器の出力信号に含まれるパルスのうち、所定のパルス幅 x_1 以上のパルス幅 x を有するパルスの幅を x_1 に制限するパルス幅制限回路と、比較器の出力信号をD端子およびR端子に入力し、パルス幅制限回路の出力をT端子に入力し、反転出力端子(QC)から出力を得るDフリップフロップ回路とから構成される。

【0009】さらに、請求項2に記載の発明は、MRヘッドで読み出された信号と閾値 V_{th} とを比較する比較器と、比較器の出力信号に含まれるパルスのうち、第1の所定のパルス幅 x_1 以上のパルス幅を有するパルスの幅を x_1 に制限する第1のパルス幅制限回路と、比較器の出力信号をD端子およびR端子に入力し、第1のパルス幅制限回路の出力をT端子に入力し、反転出力端子(QC)から出力を得るDフリップフロップ回路と、Dフリップフロップ回路の出力信号を入力し、第2の所定のパルス幅 x_2 を有するパルス幅を発生させる第2のパルス幅制限回路と、第2のパルス幅制限回路の出力信号とDフリップフロップ回路の出力信号とを入力し、MRヘッドの外乱信号に近いパルス幅の信号を得るNANDゲートとから構成される。

【0010】さらに、請求項3に記載の発明は、第1の所定のパルス幅 x_1 と第2の所定のパルス幅 x_2 は等しくなるように構成される。

【0011】

【発明の実施の形態】

実施の形態1。以下、この発明の実施の一形態を図1について説明する。図1は、本発明の実施の一形態によるMRヘッドのディスク接触を検出するための回路構成を示す図である。図1において、100はMRヘッド62を用いてディスク58から読み出されたデータ信号が入力するR/Wアンプ56の入力端子である。この入力端子100には、MRヘッド62がディスク58に瞬時的に接触した場合、たとえば図4の(a)に示すノイズを伴ったデータ信号が入力する。なお、図4の(a)～

(d)においては、図9の(t)と同様に実際にはデータ信号波形が重畳されているが、図面の簡略化のためにデータ信号波形は省略してある。80は第1の増幅器、82は第2の増幅器である。83は外乱信号抑圧回路である。200はデータ信号の出力端子である。88は、本発明に係るMRヘッドのディスク接触を検出する外乱信号検出回路であり、400は外乱信号検出回路88で検出された外乱信号を出力する出力端子である。

【0012】次に、図1について説明する。入力端子100に図4の(a)のような外乱信号とノイズを伴ったデータ信号が入力したとすると、第1の増幅器80の出力はお互いに反対の極性を有するRDX信号(図4の(b))とRDY信号(図4の(c))が出力される。第2の増幅器82はRDX信号を増幅し、その後外乱信号抑圧回路83によって外乱信号およびノイズ信号を抑圧し出力端子200にデータ信号を出力する。一方、外乱信号検出回路88はRDY信号と閾値 V_{th} とを比較し、外乱信号が閾値 V_{th} よりもレベルが大きい部分を抽出して出力端子400に出力する。この信号は上述したように、(1)R/Wアンプ56の出力をカットする、(2)IC外部に信号を出力してハードディスク装置側でデータ再生信号を再度読み出す等の処理を行うために使用される。

【0013】次に、外乱信号検出回路88の構成について説明する。図2は外乱信号検出回路88の実施の一形態を示す図である。図2において、3は比較器(COM P)、5はパルス幅制限回路、6はDフリップフロップ回路である。

【0014】次に、外乱信号検出回路88の動作について説明する。アンプ80の出力として得られた反転信号であるRDY信号は外乱信号検出回路88の比較器3に印加される。RDY信号は、図4の(c)に示すように、閾値 V_{th} と比較され、閾値 V_{th} よりもレベルが高い部分のみが論理「H」となるデジタル信号として出力される(図4の(e))。この場合、MRヘッドの外乱信号のパルス幅は x となり、ノイズ信号のパルス幅は y となる。比較器3の出力信号の立ち上がり(図4の(e))でパルス幅制限回路5が起動される。

【0015】パルス幅制限回路5の構成および動作の詳細については後述するが、パルス幅制限回路5は、比較器3からの出力信号のパルス幅が狭い時はそのまま通過させ、そのパルス幅が所定の幅(たとえば、 x_1)よりも広い時はその所定の幅に制限する回路である。一般に、ノイズ信号の幅は非常に狭い場合が多く、MRヘッドの外乱信号の幅は非常に広いものである。従って、図4の(e)のような信号がパルス幅制限回路5に入力すると、ノイズ信号はそのまま出力され、MRヘッドの外乱信号はパルス幅を所定の幅 x_1 に制限されて出力される(図4の(f))。

【0016】Dフリップフロップ回路6は、T端子に印

加される信号の立ち上がり時にD端子に入力した信号を保持するフリップフロップである。さらに、このDフリップフロップ回路6はリセット端子Rを有し、このリセット端子は、リセット端子に印加される信号が「H」になるとDフリップフロップ6のQ端子の論理を「L」にし、QC端子の論理を「H」にする機能を有する。したがって、信号(f)の立ち上がり時に信号波形(e)が「H」であれば、Dフリップフロップ回路6のQCの出力波形(g)は「L」となる。つまり、波形(e)のバ

減少特性はキャパシタ14と定電流源15の設定によって調整される。その電圧が閾値 V_{th} より低くなるとインバータ16、17の出力レベルが反転しそれぞれ図6の(o)、(p)に示すように変化する。図6の(e)のような信号波形の場合には、パルス幅yのノイズ信号はパルス幅が狭いのでキャパシタ14の電圧は閾値 V_{th} まで下がることできない。したがって、インバータ16、17の極性は変化しない。このために、NANDゲート18の出力(f)は、ノイズ信号yについては入力信号(e)と同じ幅であり、極性のみが反転された信号が出力される。

【0019】一方、MRヘッドの外乱信号の場合には、入力信号のパルス幅はxである。キャパシタ14の電圧が閾値 V_{th} より低くなるまでの時間 x_1 は、上記のパルス幅xよりも短く設定される。この場合は、キャパシタ14の電圧が閾値 V_{th} よりも低くなると、インバータ16、17の極性は、図6の(o)、(p)のように反転する。したがって、NANDゲート18の入力端子に(p)の信号波形と(e)の信号波形が入力しその出力は(f)に示すように、パルス幅 x_1 の信号が出力される。上述したように、パルス幅制限回路5においては、MRヘッドの外乱信号のように長いパルス幅の信号が入力してもパルス幅制限回路5であらかじめ定められた所定のパルス幅(この場合は x_1)が出力される。上述の動作は、パルス幅制限回路7においても同様であるので、パルス幅制限回路7における動作説明は省略する。

【0020】

【発明の効果】請求項1記載の発明によれば、本発明は、MRヘッドで読み出された信号と閾値 V_{th} とを比較する比較器と、比較器の出力信号に含まれるパルスのうち、所定のパルス幅 x_1 以上のパルス幅xを有するパルスの幅を x_1 に制限するパルス幅制限回路と、比較器の出力信号をD端子およびR端子に入力し、パルス幅制限回路の出力をT端子に入力し、反転出力端子(QC)から出力を得るDフリップフロップ回路とから構成されるので、読み出し信号にノイズが含まれている場合でも、そのノイズに影響されことなく、確実にMRヘッドのディスク接触を示す外乱信号を検出することができる。

【0021】請求項2記載の発明によれば、本発明は、MRヘッドで読み出された信号と閾値 V_{th} とを比較する比較器と、比較器の出力信号に含まれるパルスのうち、第1の所定のパルス幅 x_1 以上のパルス幅を有するパルスの幅を x_1 に制限する第1のパルス幅制限回路と、比較器の出力信号をD端子およびR端子に入力し、第1のパルス幅制限回路の出力をT端子に入力し、反転出力端子(QC)から出力を得るDフリップフロップ回路と、Dフリップフロップ回路の出力信号を入力し、第2の所定のパルス幅 x_2 を有するパルスが発生させる第2のパルス幅制限回路と、第2のパルス幅制限回路の出力信号とDフリップフロップ回路の出力信号とを入力し、MR

【0017】実施の形態2. 図3は、本発明の実施の形態2のパルス幅制限回路7を追加した回路を示す図である。実施の形態1における波形(g)の幅は狭いので、幅の広いパルスが必要な場合、パルス幅制限回路7を付加する例を実施の形態2に示す。図3はDフリップフロップ回路6の出力信号(g)を得るまでは図2と同じであるのでその説明を省略する。Dフリップフロップ回路6の出力波形(g)をパルス幅制限回路7に入力することによって、波形(g)の立ち上がり時点でパルス幅 x_1 のパルスを出力する回路として動作する。Dフリップフロップ回路6の出力(g)とパルス幅制限回路7の出力(h)とをNANDゲート8に入力することによって、パルス幅 x_2 のパルスを得ることができる。この x_2 のパルス幅は、パルス幅 x_1 を調整することによって、MRヘッドの外乱信号のパルス幅 x (図4の(e))と同じにすることができる。このようにMRヘッドの外乱信号のパルス幅(e)と同じパルス幅 x_2 を作ることによって、外部回路(ディスクドライブ等)で、たとえば、その期間のデータだけを再度読み出すための制御信号として使用することができる。

【0018】実施の形態3. 図5はパルス幅制限回路5の詳細な構造を示す図である。図6はパルス幅制限回路5の動作を説明するためのタイミングチャートを示す図である。図5において、10は入力端子、11は電源、12、16、17はインバータ、13はトランジスタ、15は定電流源、14はキャパシタ、18はNANDゲートおよび19は出力端子である。このパルス幅制限回路5は、入力信号波形が「H」になると、トランジスタ13がオフとなり、キャパシタ14が充電され、図6の(n)に示すように、トランジスタ13のエミッタ電圧が下がってくる。トランジスタ13のエミッタの電圧の

ヘッドの外乱信号に近いパルス幅の信号を得るNANDゲートとから構成されるので、読み出し信号にノイズが含まれている場合でも、そのノイズに影響されることなく、確実にMRヘッドのディスク接触を示す外乱信号を検出できると共に、MRヘッドの外乱信号と同程度のパルス幅の検出信号を得ることができる。

【0022】請求項3記載の発明によれば、本発明は、第1の所定のパルス幅 x_1 と第2の所定のパルス幅 x_2 は等しくなるように構成されるので、MRヘッドの外乱信号に等しいパルス幅の検出信号が得られる。

【図面の簡単な説明】

【図1】 本発明の実施の一形態によるリード／ライト(R/W)アンプの構成を示す図である。

【図2】 本発明の実施の形態1における外乱信号検出回路の構成を示す図である。

【図3】 本発明の実施の形態2における外乱信号検出回路の構成を示す図である。

【図4】 本発明の外乱信号検出回路の動作を説明するためのタイミングチャートを示す図である。

【図5】 本発明のパルス幅制限回路の構成を示す図である。

【図6】 本発明のパルス幅制限回路の動作を説明するためのタイミングチャートを示す図である。

【図7】 従来のハードディスクドライブの一般的なブロック構成を示す図である。

*【図8】 従来のリード／ライト(R/W)アンプのブロック構成を示す図である。

【図9】 従来のR/Wアンプの各部の信号を示す図である。

【符号の説明】

3 比較回路(COMP)

5, 7 パルス幅制限回路

6 フリップフロップ回路

8 NANDゲート

10 10 入力端子

11 電源

12, 16, 17 インバータ

13 トランジスタ

14 キャパシタ

15 定電流源

18 NANDゲート

19 出力端子

56 R/Wアンプ

80 第1の増幅器

82 第2の増幅器

88 外乱信号検出回路

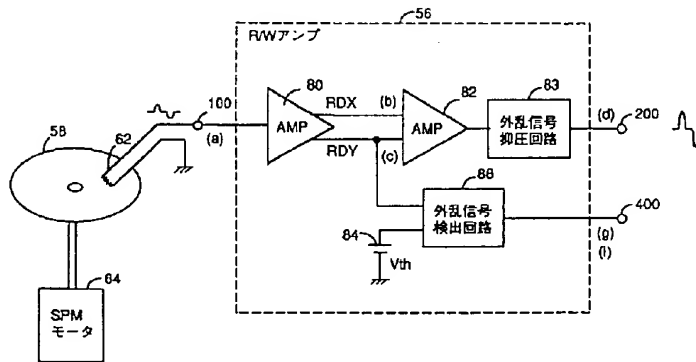
100 入力端子

200 出力端子

400 外乱信号を出力する出力端子

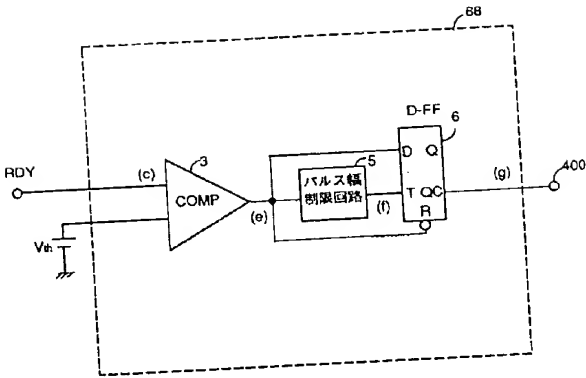
*

【図1】

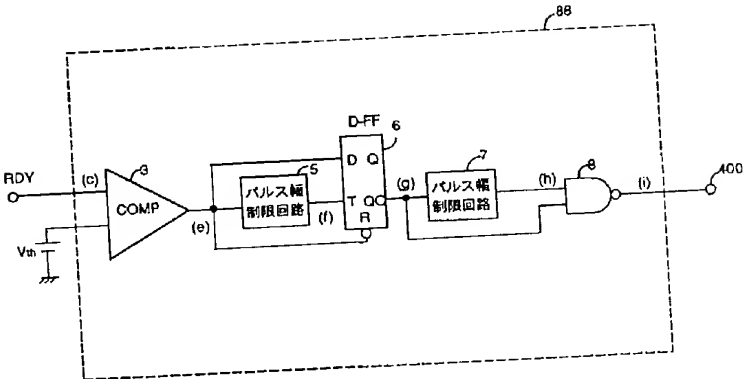


(5)

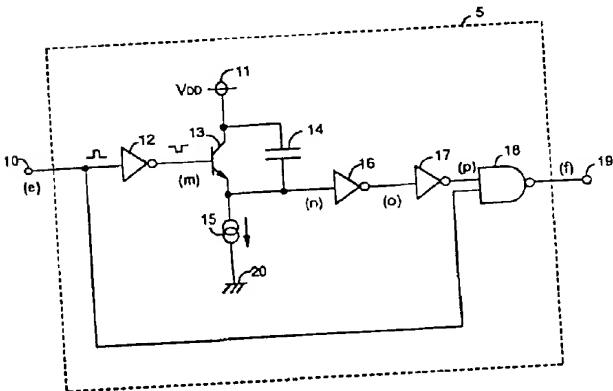
【図2】



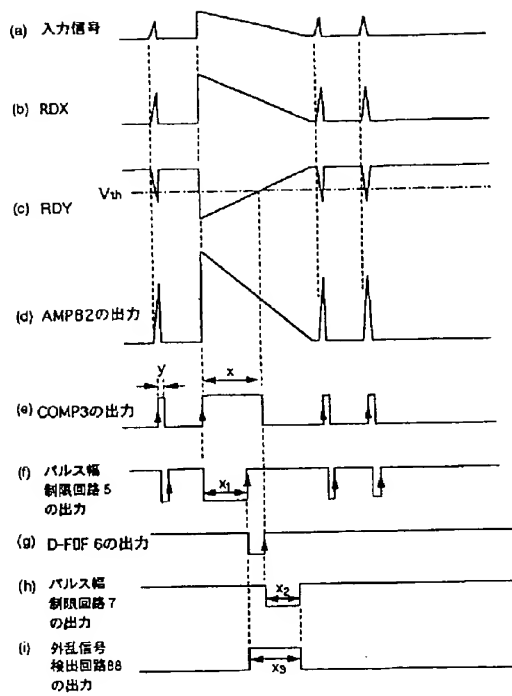
【図3】



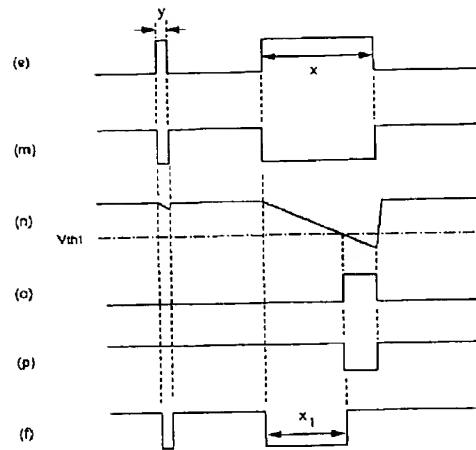
【図5】



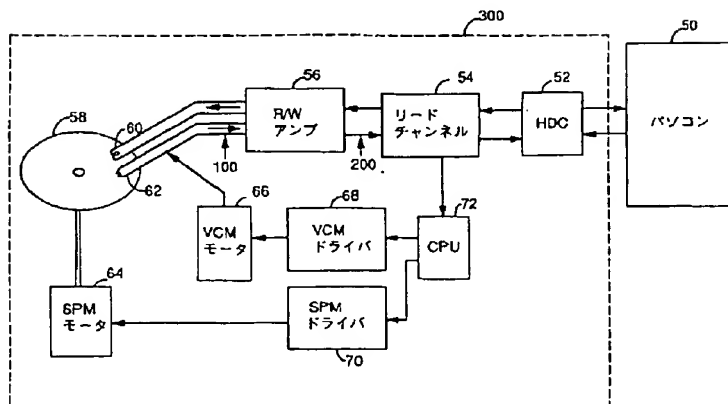
【図4】



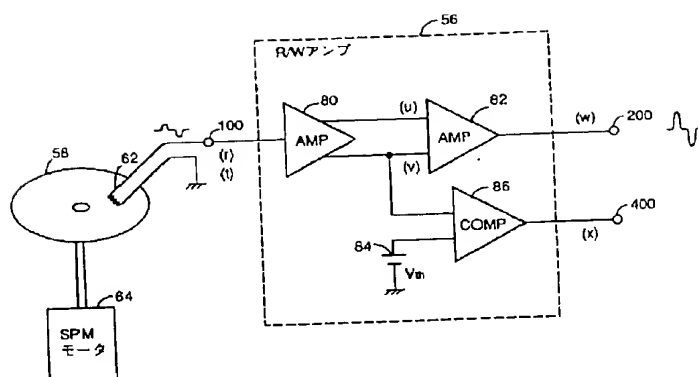
【図6】



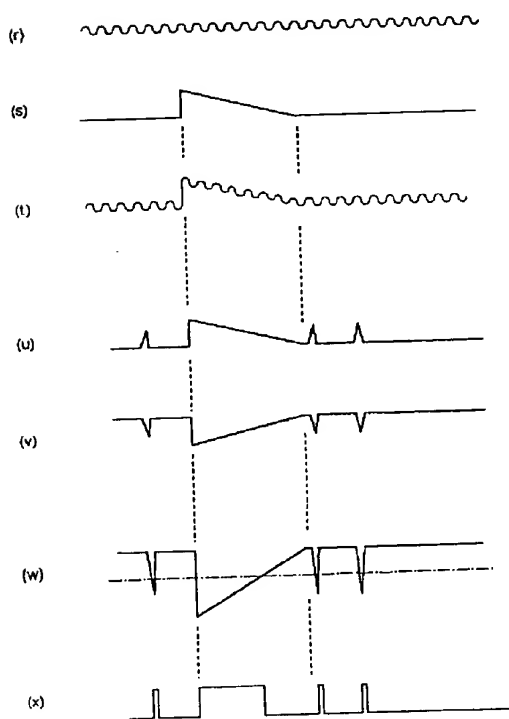
【図7】



【図8】



【図9】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.